

탄소 함유 복잡재료의 신규 열경화성 이미드 수지는 2011년 11월 9일부터 도쿄 박사사이트에서 개최되는 “첨단재료 기술 전시회 2011” 전시 된다.

염료 감응형 태양전지의 패러다임 이동

지금까지 효율 11%를 넘는 실질적인 염료 감응형 태양전지(Dye-Sensitized Solar Cells, DSCs)는 루테튬을 포함하기 때문에 비용이 많이 소모되었다. 태양전지의 효율을 향상시키고, 루테튬과 같은 귀금속 요소를 제거함으로써 비용을 절감시키고, 이와 동시에 전극으로 전달되기 전 전하의 recombination을 막을 필요가 있다.

미국 Stanford University의 Michael D. McGehee는 염료 감응형 태양전지의 새로운 패러다임을 설명하였다. 본 내용은 2011년 11월 4일자 Science 매거진의 Perspective란에 “Paradigm Shifts in Dye-Sensitized Solar Cells”라는 제목으로 게재되었다. 최근 스위스 Ecole Polytechnique Federale de Lausanne의 Michael Gratzel 교수가 이끄는 연구진은 Science지에 출판한 “Porphyrin-Sensitized Solar Cells with Cobalt (II/III) Based Redox Electrolyte Exceed 12 Percent Efficiency”란 제목의 논문을 살펴보면, 코발트를 포함한 산화 환원 매개체를 새롭게 설계하여 12.3%의 효율을 기록하는데 성공하였다.

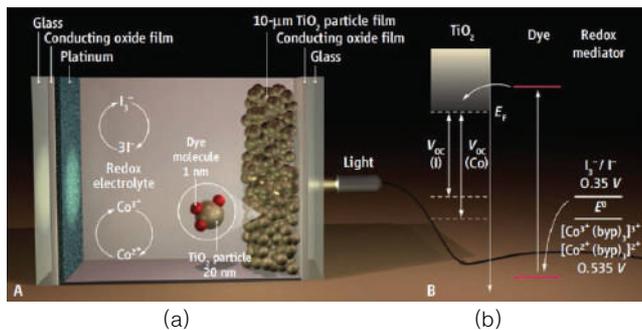


그림 5. (a) DSC 태양 전지의 모식도. 통상적인 전지에서 염료는 루테튬 complex. 산화 환원 서들은 iodine 이온에 기반을 둬. Ecole Polytechnique Federale de Lausanne의 연구진은 전자 주개 및 받개가 공역 브릿지 그룹을 통해 연결된 염료를, 그리고 코발트 화합물 기반의 산화 환원 서들을 이용함. (b) 에너지 밴드 다이어그램.

어떻게 산화 환원 매개체가 DSCs의 효율을 향상시켰는지 이해하기 위해서는 전기화학 전지의 구동 메커니즘을 살펴볼 필요가 있다. DSCs는 통상적으로 대부분의 입사되는 태양 에너지를 반사하는 산화타이타늄 나노결정이 빛 흡수를 위한 염료와 함께 투명 전극에 결합된 구조로, 빛에 의해 발생된 전하를 100%로 전극으로 이동시킬 수 있는 장점이 있다. 지금까지 이러한 시스템에서 최대 전력 변환 효율은 11.1%로, 넓은 에너지 갭을 갖는 염료를 사용함에도 예상만큼 높은 전압을 발생시키지 않는다. 이는 **그림 5(b)**와 같이 iodide 기반 산화 환원 매개체의 포텐셜이 너무 낮기 때문이다. 따라서 에너지를 낭비하게 된다.

많은 연구진들이 DSCs의 전압을 향상시키기 위해 이상적인 산화환원 포텐셜을 지닌 물질을 찾으려고 노력했지만, 그 속도가 매우 더딘 상황이다. Michael Gratzel 교수는 코발트 포피린 complex를 통해 전자 주개와 전자 받개를 연결했다. 이러한 시스템은 루테튬과 같은 희귀 금속을 포함하지 않기 때문에, 비용 측면에서 유리하고 빛을 더 효율적으로 흡수할 수 있다. 또한 이러한 분자의 측면에 알콕시(alkoxy) 체인을

연결해 산화타이타늄의 전자와 코발트 complex의 정공 사이에 재결합을 효율적으로 방지하였다. 무엇보다 코발트 기반의 complex는 통상적인 iodide 이온 기반의 물질보다 전해액 속으로 확산 현상이 작았다. 그동안 새로운 염료 및 산화환원 시스템을 개발하기 위한 노력이 수없이 진행됐지만, 결론은 루테튬과 iodide가 최고의 조합이라는 것이었다. 이번 연구 결과를 DSCs 분야에 있어 완전히 새로운 패러다임을 제시한 것으로, 앞으로 기존 시스템에 상응하는 안정성만 입증된다면 15%의 효율을 갖는 저비용, 고수명 DSCs의 개발이 가능할 것으로 전망된다.

<http://www.sciencemag.org>

니켈 금속을 이용한 상세한 그래핀 성장 매커니즘 규명

촉매 금속을 이용한 그래핀 성장은 지난 2년간 비용 및 품질 측면에서 최적의 방법으로 평가 받고 있다. 가장 대표적인 예로는, 화학기상증착법을 이용해 30인치 호일 위에 대면적의 그래핀 성장 결과가 Nature Nanotechnology지에 게재된 바 있다. 사실 수십 년 전에 이미 다결정 금속 기판 위에 흑연/그래핀 성장이 보고된 바 있다.

프랑스 Ecole Polytechnique의 연구진은 니켈을 중심으로 한 그래핀 성장 매커니즘에 대한 상세한 분석을 제시하였다. 이 연구 결과는 2011년 11월 9일자 *Europhys. Lett.* (EPL)지에 “On the mechanisms of precipitation of graphene on nickel thin films”이란 제목으로 게재됐다. 니켈은 표면 반응에만 의존하는 구리와 달리 상당한 탄소 용해도 및 확산도를 지니고 있다. 따라서, 니켈의 촉매 반응은 구리보다 최소 10배 이상 빠르게 그래핀 성장이 가능하다. 연구진은 니켈 기판 위에 이온 주입법을 통해 탄소를 주입한 후, 고온 열처리(700~1000 °C) 및 표면 precipitation 과정을 통해 그래핀을 성장시켰다. 이는 여타의 방법과 비교하여 원하는 양의 탄소를 촉매에 공급하고 불확정 요소들을 배제함으로써, 그래핀 성장 매커니즘을 분석할 수 있는 장점이 있다. 니켈 내 탄소의 확산에 관한 이론적 예측을 살펴보면, 연구진이 실험한 최저 온도 725 °C의 경우 1초에 1.2 μm를 이동할 수 있다. 즉, 0.2 μm 두께의 니켈 박막은 열처리 시간에 관계 없이 탄소의 강력한 재분배가 일어난다. 물론 니켈의 그래핀 역시 열처리에 의한 재결정화가 발생하므로, 그 속도를 낮출 수는 있다. **그림 6**의 경우는 200 nm 두께의 니켈에 그래핀 4층에 해당하는 탄소를 이온주입하고, 900 °C에서 30분간 열처리를 진행하였다. 냉각 과정 중 725 °C에서 차가운 영역으로 quenching, 즉 강제로 기판을 빼내어 탄소의 추가적인 확산을 제한하였다. 통상적으로 그림과 같이 니켈의 그래핀 경계를 시작으로 다중결 그래핀이 성장함을 알 수 있었고, 반대편에는 그래핀이 존재하지 않음을 확인할 수 있었다. 다시 말해, 이온주입법을 통한 탄소의 주입 자체는 표면에 고르게 분포하지만 고온의 열처리 과정을 통해 강력한 탄소 재분배가 불균일한 방향으로 벌어짐을 알 수 있었다.

위의 결과를 통해 니켈의 그래핀 경계는 그래핀 성장을 위한 핵으로 작용함을 알 수 있었다. 이는 다결정 및 단결정 니켈을 비교 실험한 결과에서도 입증된 바 있다. 그래핀 경계에는 원자 수준에서 상당한 높이의 계단이 존재하기 때문에, 그래핀 성장이 시작될 가능성이 높다. 또한 니켈의 그래핀 역시 재결정화가 벌어짐에 따라 그래핀이 아닌 두꺼운 흑연층으로 변질될 수 있다. 즉, 촉매 금속의 사전 열처리를 통해 재결정화를 한계 상태에 놓게 되면, 이러한 현상을 최소화할 수 있다. 그래핀 경계는 빠른 탄소의 확산을 돕고, 그 굴곡에 따라 두꺼운 그래핀 형성이 가능하다. 반면에 빠른 냉각 과정인 quenching을 이용하는 경우, 니

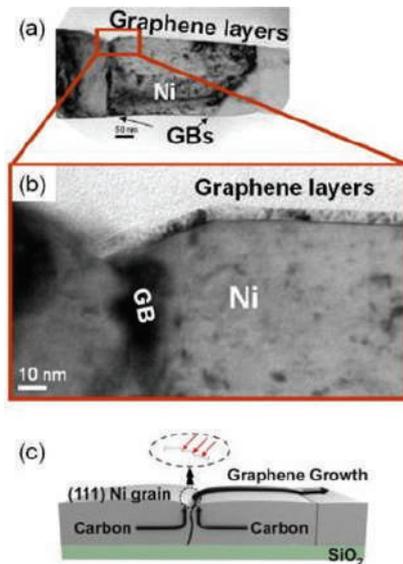


그림 6. 니켈의 그레인을 따라 성장한 그래핀 또는 흑연의 절단면 투과전자 현미경 이미지.

켈 표면 바로 아래쪽 탄소들은 빠르게 표면 밖으로 이동하는 흐름이 발생한다. 니켈 표면 전체가 그래핀 핵 생성점으로 작용함에 따라 결정의 크기가 작은 그래핀 성장 현상이 발생할 수 있다.

결론적으로 연구진은 이온주입법을 이용해 니켈 박막 위 그래핀 성장 메커니즘을 분석하는데 성공하였다. 특히, 이온주입법은 촉매금속 내 탄소의 양을 정확하게 예측함으로써, 그래핀 핵 생성 및 성장 과정을 규명할 수 있을 길을 제시하였다. 고온의 열처리 과정에서 상당한 탄소의 표면 재분배 현상이 나타났고, 이는 다음과 같은 두가지 성장 메커니즘을 제시했다. 첫 번째는 니켈의 그레인 경계와 같은 굴곡이 심한 영역을 따라 수평 방향으로 그래핀이 성장하는 것이고, 두 번째는 열적 quenching 과정을 통해 표면 밖으로 직접 빠져나오면서 결정을 형성하는 것이다.

<http://iopscience.iop.org/0295-5075/96/4/46003/>

그래핀 게이트 전극을 포함한 MOS 구조

지난 수년간 그래핀을 활용한 전자소자 개발을 위해 꾸준한 노력이 진행되고 있다. 하지만 밴드갭이 없는 그래핀은 디지털 회로 제작을 위한 트랜지스터 제작에 한계가 있다. 현재로서는 고주파 영역의 소자로서 가능성을 높이고 있지만, 전체 반도체 산업에서 차지하는 비중이 상당히 작다고 할 수 있다. 국내 KAIST의 조병진 교수가 이끄는 연구진은 절연체 위에 그래핀 게이트 전극을 형성한 MOS(metal oxide semiconductor)를 제작함으로써, 기계적인 스트레스에 의한 게이트 절연체의 성능 저하를 줄일 수 있음을 증명했다. 연구 결과는 2011년 11월 7일자 Nano Letters지에 “Graphene Gate Electrode for MOS Structure-Based Electronic Devices”란 제목으로 게재되었다.

전하포획 플래시(charge trap flash, CTF) 메모리는 전하를 기존의 도체가 아닌 부도체 물질에 저장하는 방식으로 새로운 반도체 나노공정을 이용해 개발한 비휘발성 메모리이다. 기존의 CTF 소자를 살펴보면 세 가지 절연층으로 구성됨을 알 수 있다. 먼저 실리콘 기판 위에 열적으로 성장한 산화 실리콘(터널링 층), 그리고 전하 포획을 위한 실리콘 나이트라이드, 마지막으로 유전율이 높은 산화 알루미늄이 blocking 층으로 활용된다. 마지막으로 **그림 7**과 같이 100~150 nm 두께의

TaN 전극을 형성하게 된다. 연구진은 **그림 7**과 같이 TaN을 단일층 그래핀으로 대체함으로써, 전체적인 소자의 두께를 감소시켰다. 이는 소자를 더 평면 구조에 가깝게 함으로써 추가적인 리소그래피 및 증착 공정을 용이하게 한다. 또한, 100 ms 동안 양의 전압/음의 전압을 인가함으로써 두 소자의 성능을 살펴 본 결과, 그래핀을 이용한 경우 더 넓은 프로그램/삭제 윈도우를 나타냈다. 또한 TaN의 경우 음의 전압에 대해 쉽게 포화되고 절연 파괴 현상이 발생함을 알 수 있었다. CTE 소자의 가장 중요한 요소는 바로 전하 유지(charge retention) 특성으로, 정보를 저장하고 있음을 의미한다. **그림 8**은 TaN 및 그래핀 전극을 활용한 소자의 일반적인 구동 특성이다. 그래핀 전극을 이용한 CTE 소자는 뛰어난 정보 보존 능력을 입증했으며, 현대의 고밀도 플래시 메모리 개발을 위한 다중비트 구동에 성공했다. **그림 8(a)**의 “11” 상태는 10년이 지나도 불과 0.7 V의 감소만이 나타났다. 전체적으로 그래핀 소자는 양의 방향으로 0.7 V 이동이 나타났는데, 이는 강력한 정공 도핑 및 높은 일함수를 의미하는 것이다. 그래핀 전극을 활용한 CTE 소자는 -14 V에서 -20 V에 이르는 통상적인 구동 범위에서 TaN에 비해 누설 전류가 10~100배 적게 나타났다. TaN에 비해 0.7 eV 정도 높은 일함수를 갖는 그래핀은 게이트 전극으로부터 후방 산란을 현저하게 감소시킬 수 있다. 또한 두꺼운 TaN에 비해 그래핀은 하부의 산화알루미늄층에 기계적 스트레스를 거의 주지 않기 때문에 소자 성능

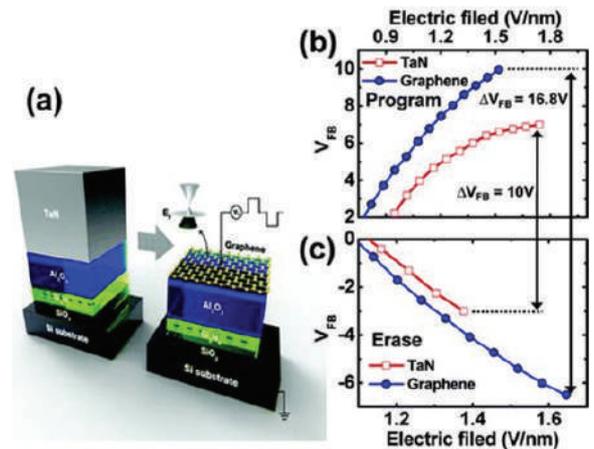


그림 7. (a) TaN 금속 전극을 포함한 CTF 소자의 구조 및 그래핀의 활용 (b), (c) program 및 erase 특성, 시간 간격은 100 ms.

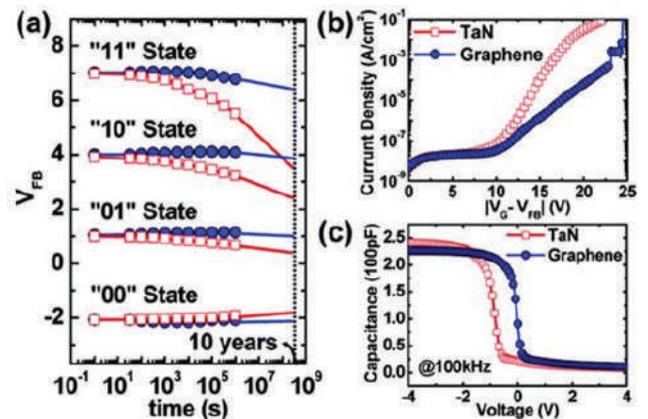


그림 8. (a) 그래핀 및 TaN 전극을 포함한 소자의 전하 유지 특성, (b) 누설 전류에 대한 비교 그래프, (c) 전극에 따른 소자의 초기 상태에 대한 CV (Capacitance-Voltage) 곡선.