

산학연 연구실 소개

포항공과대학교 화학공학과 차세대 반도체 연구실

(Semiconductor Materials and Devices Laboratory (SEMA), Pohang University of Science and Technology)

주소: 경상북도 포항시 남구 청암로 67, 포항산업과학연구원 3동 3359호

전화: +82-54-279-8265, E-mail: yynoh@postech.ac.kr

홈페이지: <https://sema.postech.ac.kr/>

연구책임자 | 노용영 교수
포항공과대학교 화학공학과

1. 연구실 소개

트랜지스터는 전류 또는 전압 신호를 증폭하거나 스위칭하는 반도체 소자로, 오늘날 전자기기의 핵심 기반 소자이다. 그중 박막 트랜지스터(thin-film transistor, TFT)는 유리나 플라스틱과 같은 다양한 기판 위에 반도체, 절연체, 전극을 박막 형태로 적층하여 제작할 수 있어 대면적화, 저온 공정 및 유연 전자소자 구현에 유리하다. 이러한 장점으로 TFT는 디스플레이 구동 회로를 비롯해 메모리, 센서, 웨어러블 전자소자 및 3차원 집적소자 등 다양한 차세대 전자소자의 핵심 스위칭 소자로 활용되고 있다.

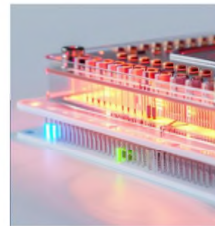
고성능·저전력 반도체 회로를 구현하기 위해서는 전자를 수송하는 n형 트랜지스터와 정공을 수송하는 p형 트랜지스터가 균형 있게 동작하는 CMOS(complementary metal-oxide-semiconductor) 구조가 필수적이다. 그러나 현재까지 대부분의 고성능 반도체 소재는 n형 전하수송에 유리한 특성을 보여 왔으며, 우수한 p형 반도체 소재와 소자 기술의 개발은 여전히 중요한 난제로 남아 있다. 본 차세대 반도체 연구실은 이러한 한계를 극복하기 위해 페로브스카이트, p형 산화물 반도체 및 2차원 전이금속 디칼코게나이드(2D transition metal dichalcogenide, TMD) 등 다양한 차세대 반도체 소재를 기반으로 고성능 p형 박막 트랜지스터와 상보형 회로 구현을 위한 연구를 수행하고 있다.



Topic 01

Metal Halide Perovskite Semiconductors

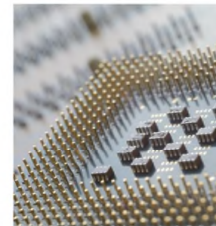
Metal halide perovskite semiconductors have demonstrated outstanding performance in optoelectronic devices such as solar cells, LEDs, and transistors, thanks to their excellent properties and ease of processing. In particular, they offer new possibilities for implementing CMOS circuits through low-cost, low-temperature processes, addressing the growing demand for high-mobility p-type semiconductors.



Topic 02

P-type Metal Oxide Semiconductors

P-type metal oxide semiconductors have emerged as materials of significant interest in the low-power electronics industry due to their good stability and low off-state current. Their potential applications span a wide array of technologies, including transistors, transparent electronics, display systems, and photovoltaic devices. However, in contrast to the superior electrical performance of n-type metal oxides, the involvement of the oxygen 2p orbital in p-type counterparts leads to localization of the valence band maximum (VBM). This electronic characteristic results in reduced hole mobility within p-type semiconductors. Our research is dedicated to enhancing hole mobility and optimizing the on/off current ratio in p-type materials to overcome these limitations.



Topic 03

Two-Dimensional Layered Semiconductors

2D semiconductors exhibit unique characteristics that make them highly promising for next-generation electronic devices. With atomically thin layers, they enable excellent gate control even at ultra-short channel lengths, supporting continued transistor miniaturization. Their dangling-bond-free surfaces minimize interface trap states, allowing for high carrier mobility and low contact resistance, essential for improved device performance. Additionally, 2D semiconductors offer tunable electronic properties, such as adjustable bandgaps depending on layer thickness. Our research focuses on their potential for integration into flexible electronics, low-power devices, and 3D monolithic structures, highlighting 2D semiconductors as a transformative material for future semiconductor technology.

그림 1. “차세대 반도체 연구실”의 주요 연구분야.

구체적으로 본 연구실은 금속 할라이드 페로브스카이트의 화학양론 및 결합 제어를 통해 고이동도 p형 TFT를 개발하고 있으며, p형 산화물 반도체 분야에서는 Se-alloyed TeO_x 와 같은 신규 소재를 통해 기존 산화물 반도체의 낮은 정공 이동도 한계를 극복하고자 한다. 또한 2차원 반도체의 원자층 두께, dangling-bond-free 표면 및 우수한 기계적 유연성을 활용하여 저전력 소자, 유연 전자소자 및 monolithic three-dimensional integration(M3D) 기반 고집적 회로로 확장하는 연구를 진행하고 있다. 이를 바탕으로 본 연구실은 차세대 디스플레이 구동 회로, AI 연산용 수직 적층형 메모리 소자 및 고집적 반도체 소자 구현을 위한 핵심 소재·공정·소자 기술을 확보하고자 한다.

2. 주요 연구 분야

2.1 페로브스카이트(Perovskite) 반도체

금속 할라이드 페로브스카이트는 ABX_3 결정 구조를 가지는 반도체 소재로, 꼭짓점을 공유하는 $[\text{BX}_6]^{4-}$ 팔면체 네트워크에서 기인하는 작은 전하 유효질량과 높은 결합 내성으로 우수한 전하 수송 특성을 보인다. 특히 저온 공정이 가능하여 대면적·저비용 박막 트랜지스터의 유력한 채널 소재로 주목받고 있다. 이 중 주석(Sn^{2+}) 기반 페로브스카이트는 주석 공극(tin vacancy, V_{Sn})이 얇은 억셉터로 작용하여 내재적으로 p형 특성을 띠며 높은 정공 이동도를 구현할 수 있다. 그러나 V_{Sn} 의 낮은 형성 에너지로 인해 과량의 정공 농도가 유발되어 금속성 거동을 보이기 쉽고, Sn^{2+} 가 대기 중에서 쉽게 산화되는 문제가 있어 정공 농도 제어와 안정성 확보가 핵심 과제이다.

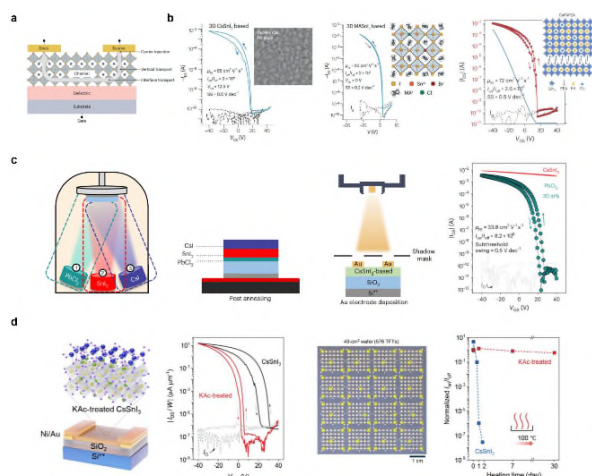


그림 2. (a) 페로브스카이트 박막 트랜지스터 구동 방식 (b) 양극 공정, (c) 열증착 공정, (d) 표면 재구축 공정 기반의 주석 페로브스카이트 박막 트랜지스터.

페로브스카이트는 결정 차원에 따라 상이한 특성을 보인다. 2차원 페로브스카이트는 유기층의 보호 효과로 안정성이 우수하지만, 절연성 유기층이 전하 이동을 방해하여 이동도가 낮다는 한계가 있다. 반면 3차원 페로브스카이트는 높은 이동도를 구현할 수 있으나 내재적 정공 농도가 높고 안정성이 낮아, SnF_2 및 정공 억제제 도입, 2차원/3차원 혼합 구조 형성, 결정화 제어 등을 통한 특성 개선 연구가 진행되어 왔다. 본 연구실에서는 이러한 전략을 바탕으로 이동도와 전류 점멸비를 저온다결정실리콘(LTPS)에 견줄 수 있는 수준까지 향상시킨 고성능 3차원 페로브스카이트 박막 트랜지스터를 보고한 바 있다.

또한 소자 패터닝 및 웨이퍼 스케일 확장성을 확보하기 위해 열증착 기반 페로브스카이트 트랜지스터 연구를 수행하였다. PbCl_2 도입을 통해 Pb^{2+} 가 주석 공극을 보상하고, 휘발성이 높은 Cl^- 가 고상 반응성을 촉진하도록 하여 우수한 박막을 형성함으로써 웨이퍼 스케일 페로브스카이트 트랜지스터를 구현하였다. 나아가 산화의 시발점이 되는 표면 미반응 주석 이온을 포타슘 아세테이트(KAc)를 통해 SnAc_2 형태로 제거하고, KI 자가 방어층을 형성하는 표면 재구축 전략을 통해 소자 안정성을 크게 향상시켰다. 이러한 연구를 바탕으로 본 연구실은 고성능·고안정성 p형 페로브스카이트 트랜지스터를 구현하고, 이를 기존 상용 n형 산화물 트랜지스터와 결합하여 CMOS 회로를 성공적으로 구현하였다.

2.2. p형 산화물 반도체

금속 산화물 반도체는 높은 투명성, 우수한 대면적 균일성, 저온 공정 가능성 및 높은 전기적 안정성을 바탕으로 디스플레이 구동소자와 차세대 박막 전자소자 분야에서 널리 활용되어 왔다. 그러나 지금까지 상용화 및 연구가 활발히 진행된 산화물 반도체는 대부분 n형 소재에 집중되어 왔으며, 고성능 p형 산화물 반도체의 개발은 여전히 중요한 과제로 남아 있다. 이에 본 연구실에서는 기존 n형 산화물 반도체 기술을 보완할 수 있는 새로운 p형 산화물 반도체 소재로서 Te-TeO_x 기반 산화물 반도체에 주목하고 있다.

일반적인 p형 산화물 반도체는 산소 2p 오비탈로 이루어진 깊은 국소화된 가전자대 구조를 가지기 때문에 정공 이동도가 낮고, 결합에 의한 전하 보상 및 높은 접촉저항이 쉽게 발생한다. 반면 Te-TeO_x 기반 산화물 반도체는 비화학양론적

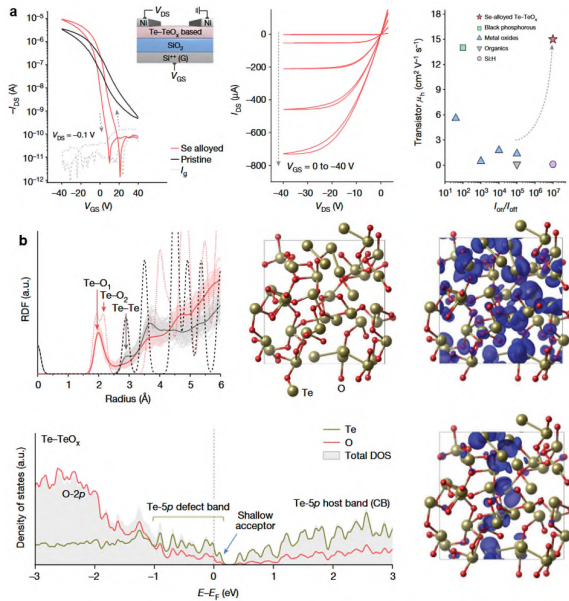


그림 3. (a) Te-TeO_x 기반 트랜지스터와 (b) p형 반도체로의 작동 메커니즘.

산화물 매트릭스 내 Te-Te 결합과 저배위 Te 구조로 인해 Te 5p 기반 defect band가 산소 2p 상태보다 높은 에너지 영역에 형성될 수 있다. 이러한 Te 5p 상태는 가전자대 상단을 구성하며 shallow acceptor state 및 정공 수송 경로로 작용하여, 기존 p형 산화물의 국소화된 O 2p 기반 정공 수송 한계를 극복할 수 있는 새로운 소재 플랫폼으로 기대된다.

본 연구실에서는 열증착, e-beam 증착, 원자층증착법 (atomic layer deposition, ALD) 등 다양한 박막 형성 공정을 활용하여 p형 산화물 반도체의 조성, 미세구조, 결함 및 계면 특성을 제어하고 있다. 특히 Se-alloyed Te-TeO_x 박막에서 Se 도입에 따른 국소 결합 구조, 산화 상태, 밴드 구조 및 결함 상태 변화를 분석함으로써 Te 5p 기반 정공 수송 경로와 전하 농도 제어 메커니즘을 규명하고 있다. Se alloying은 Te 5p 기반 acceptor state에 의해 발생할 수 있는 과도한 정공 농도를 완화하는 동시에, Te 5p 오비탈 간 연결성을 보완하여 이동도와 전류 점멸비를 함께 개선할 수 있는 중요한 조성 제어 전략으로 활용될 수 있다. 이를 통해 본 연구실은 기존 n형 중심 산화물 전자소자의 한계를 극복하고, 산화물 반도체 기반 상보형 회로 기술의 기반을 마련하고자 한다.

2.3. 이차원 반도체 (2D Materials)

2차원 반데르발스 반도체는 원자층 수준의 얇은 두께,

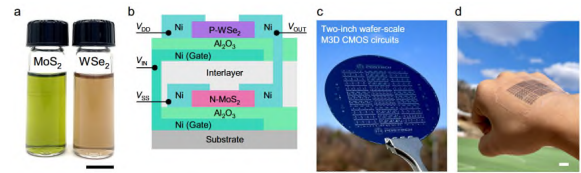


그림 4. 이차원 반도체를 활용한 M3D, 대면적화 및 유연소자 구현.

dangling-bond-free 표면, 층상 결정 구조 및 우수한 전기적·기계적 특성을 바탕으로 차세대 초박막 전자소자용 소재로 주목받고 있다. 원자층 두께의 채널은 초단채널 소자에서도 우수한 게이트 제어능을 제공하여 트랜지스터 미세화에 유리하며, 표면 결함 결함이 적어 절연막 및 이종 소재와의 계면에서 trap state 형성을 줄일 수 있다는 장점이 있다. 또한 층수와 조성에 따라 밴드갭과 전하수송 특성을 조절할 수 있어 저전력 논리소자, 광전자소자, 유연 전자소자 및 고집적 회로 응용에 적합하다.

특히 MoS₂, WSe₂ 등으로 대표되는 전이금속 디칼코게나이드(transition metal dichalcogenides, TMDCs)는 반도체적 특성과 기계적 유연성을 동시에 지니고 있어 2차원 전자소자 연구에서 널리 활용되고 있다. MoS₂는 대표적인 n형 2차원 반도체 채널로, WSe₂는 전하 농도 제어와 접촉 공학을 통해 p형 트랜지스터 구현에 활용될 수 있는 소재이다. 본 연구실에서는 2차원 반데르발스 반도체의 박막 형성, 전극 접촉 제어, 도핑 및 계면 공학을 통해 전하수송 특성과 소자 안정성을 향상시키고, 유연 전자소자 및 M3D 기반 고집적 소자 응용 가능성을 탐구하고 있다. 이를 통해 2차원 반도체를 차세대 저전력·유연·고집적 전자소자 구현을 위한 보편적 소재 플랫폼으로 활용하고자 한다.

3. 연구실 현황 및 비전

본 차세대 반도체 연구실은 다양한 p형 반도체 소재의 물성 제어와 이를 이용한 박막 트랜지스터 및 전자소자 구현에 대한 연구를 지속적으로 진행해 왔다. 이를 통해 현재까지 약 30,000회 이상의 피인용 수를 기록하였으며, 페로브스카이트 및 산화물 반도체 분야에서 Nature, Nature Electronics 등 세계적으로 저명한 학술지에 다수의 연구 결과를 보고하였다.

본 연구실은 다양한 p형 반도체 소재 설계 및 박막 형성 기술, 대면적 소자 공정 기술(스핀코팅, 잉크젯 프린팅, 열증착, e-beam, ALD 등), 기능성 박막 트랜지스터 및 논리

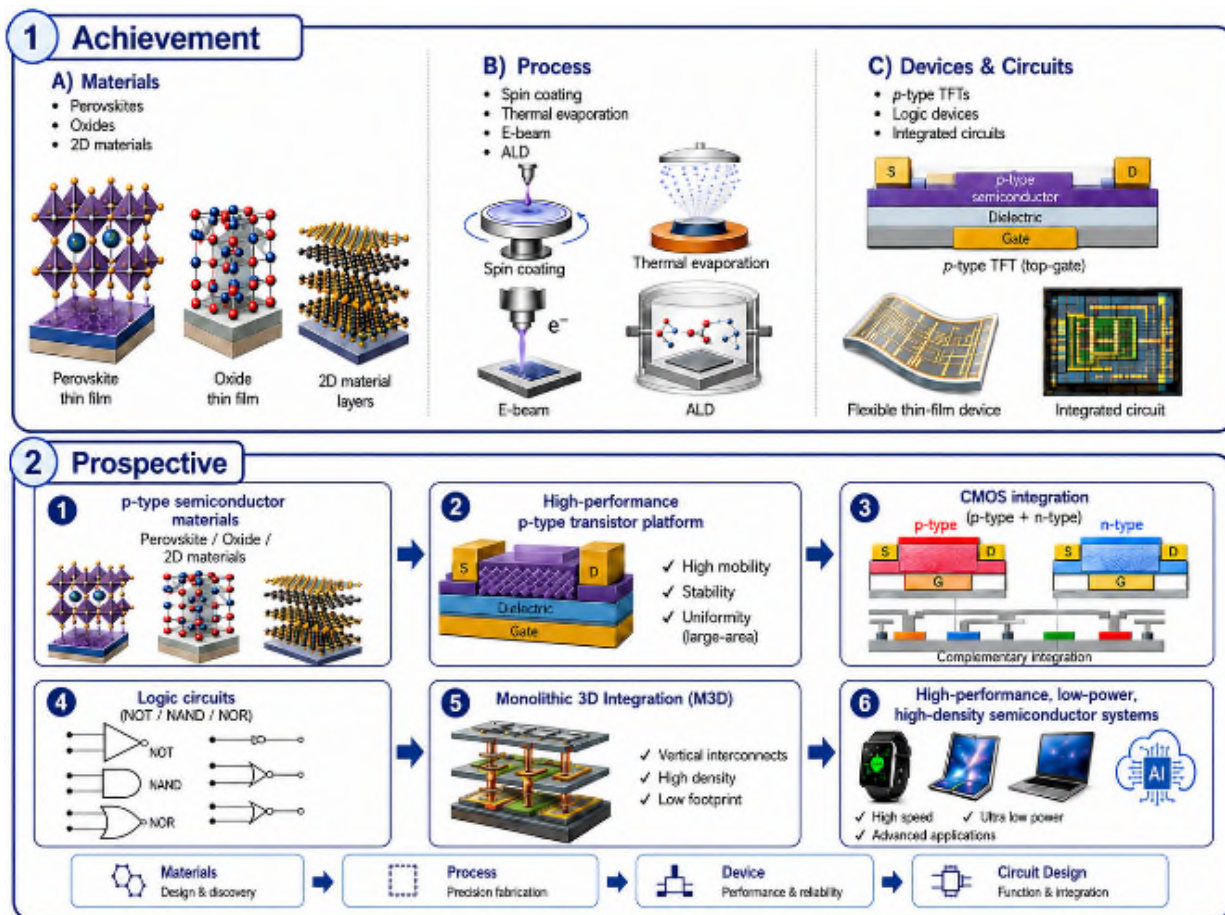


그림 5. 본 연구실이 보유한 기술 및 비전.

소자 및 집적 회로 응용을 위한 핵심 기술을 축적해 왔다.

향후 본 연구실은 이러한 소재 및 소자 공정 기술을 바탕으로 고성능 p형 트랜지스터 플랫폼을 구축하고, n형 반도체 소자와의 집적을 통해 저전력 CMOS 회로로 연구 영역을 확장하고자 한다. 더 나아가 NAND, NOR 등 기본 논리 게이트를 포함한 다양한 transistor 기반 회로를 구현하고, 이를 단일 소자 수준을 넘어 고집적 회로 및 시스템 응용으로 발전시키는 것을 목표로 한다. 또한 차세대 반도체 소자의 수직 집적을 위한 M3D 기술로의 확장을 통해 기존 평면 집적 기술의 한계를 극복하고, 고성능·저전력·고집적 반도체 시스템 구현에 기여하고자 한다. 본 연구실은 p형 반도체 소재, 대면적 박막 공정, 소자 및 회로 설계 기술을 융합함으로써 차세대 전자소자와 미래 반도체 산업의 핵심 원천 기술을 확보하는 것을 목표로, 연구실의 모든 구성원들이 최선을 다해 연구를 지속해 나가고 있다(그림 5,6).



그림 6. 차세대 반도체 연구실 구성원.